

Ingenieurhochschule fuer Seefahrt
Warnemuende/Wustrow
Abteilung Rechentechnik und
wissenschaftlicher Geraetebau

* *
* N A N D S - *
* IFSS-Verteilerbaugruppe *
* *

Entwicklung:
H. Lantow
W. Stender

Warnemuende, den 25.9.86

Inhaltsverzeichnis**Seite**

1.	Kurzcharakteristik	R233-101/16.0	4
2.	Technische Daten	" - "	6
3.	Funktionsbeschreibung	" - "	7
3.1	Funktionskomplexe	" - "	7
3.1.1	Busankopplung	" - "	7
3.1.2	Tekterzeugung durch CTC	" - "	8
3.1.3	IFSS-Schnittstellensteuerung durch SIO	" - "	8
3.1.4	IFSS-Kabelstufen	" - "	9
3.1.5	IFSS-Kanalsteuerung	" - "	9
3.1.6	Transverter	" - "	10
3.2	Anschlussbedingungen	" - "	11
3.2.1	Systembusanschluessse	" - "	11
3.2.2	Anschluss der seriellen Schnittstelle Port A	" - "	11
3.2.3	Anschluss der seriellen Kanaele Port B	" - "	11
3.3	Einstellmoeglichkeiten auf der STE	" - "	12
3.3.1	Einstellung der Basisadresse	" - "	12
3.3.2	Einstellung der IFSS-Kopplungsstruktur	" - "	13
4.	Programmierung	" - "	14
4.1	Betriebsweisen	" - "	14
4.1.1	Betriebsweisen der seriellen Schnittstellen	" - "	14
4.1.2	Betriebsweisen der Systembusschnittstelle	" - "	14
4.1.3	Betriebsweisen der Kanalwahlregister	" - "	15
4.2	Adressenverschluesselung	" - "	16
4.3	Einstellung der Uebertragungsrate	" - "	16
4.4	Programmbeispiele	" - "	17
4.4.1	Senden/Empfangen im Polling	" - "	17
4.4.1.1	Initialisierung fuer den Polling Betrieb	" - "	17
4.4.1.2	Blockausgabe im Polling	" - "	18
4.4.1.3	Empfang eines Datenblock im Polling	" - "	19

4.4.2	Senden/Empfangen im Interruptmode "—"	20	
4.4.2.1	Initialisierung der Bausteine fuer den Interrupt-Betrieb	"—"	20
4.4.2.2	Senden eines Datenblocks mit Interruptsteuerung	"—"	21
4.4.2.3	Empfang von Daten im Interruptbetrieb	"—"	22
4.4.2.4	Fehlerbehandlungsroutine	"—"	23
5.	Inbetriebnahme und Pruefung	"—"	24
5.1	Vorpruefung	"—"	24
5.2	Erstinbetriebnahme	"—"	25
5.3	Pruefprogramm	"—"	26
6	Dimensionierungshinweise	"—"	27
7	Konstruktive Unterlagen		
7.1	Stueckliste	"—"	29
7.2	Stromlaufplan	"—" Sp (2)	33
7.3	Projektierungssymbol	"—" Uep (4)	34
7.4	Leiterbild	"—" LBL (4)	35
7.5	"—"	LBB (4)	36
7.5	Bestueckungszeichnung	"—" BSP (3)	37
7.6	Transformator	"—" Bv (4)	38
7.7	Mechanische Ausfuehrung	"—"	39
7.7.1	Pruefstecker	"—"	40
7.7.2	Anordnung Funktionskomplexe	"—" Fp (4) Ab (4)	41 42
8.	Anlagen		
8.1	PROM-Daten	"—"	43
8.2	Signalbezeichnungen	"—"	44
8.3	Listing des Pruefprogramms (bei Bedarf)	"—"	

1. Kurzcharakteristik

Bei der Kopplung von Mikrorechnern im Bereich von einigen Metern bis zu einigen Hundert Metern mit einem begrenzten Datendurchsatz bietet die international standardisierte IFSS-Schnittstelle eine Reihe von Vorteilen.

Aus diesem Grunde wurde jeder Rechner des Messwerterfassungssystems "PROMET", das fuer den prozessnahen Einsatz konzipiert ist, mit einer IFSS-Schnittstelle ausgeruestet.

Die Parallel-Serienwandlung und die Serien-Parallelwandlung uebernimmt hierbei eine SIO (U 856). Die Daten werden asynchron mit einer maximalen Uebertragungsrate von 9600 Baud durch Optokoppler potentialgetrennt ueber eine 4 bzw. 2 Drahtleitung uebertragen. Bei der maximalen Uebertragungsrate ergibt sich damit ein Datendurchsatz von ca. 850 8-Bit-Werten in der Sekunde, wenn das Paritaetsbit mit uebertragen wird. Durch die Stromeinspeisung und die galvanische Trennung der Dateneuebertragungsleitungen ergibt sich ein sehr hoher Stoerabstand und an das Ubertragungskabel werden keine erhoerten Forderungen gestellt. Durch die galvanische Trennung der Mikrorechner koennen die Masseverhaeltnisse in jedem Rechner den Messerfordernissen angepasst werden.

Fuer die Aufruestbarkeit des PROMET-Systems muessen an dem zentralen Rechner die entsprechende Anzahl von IFSS-Schnittstellen zur Verfuegung gestellt werden. Diese Aufgabe uebernimmt die IFSS-Verteilerkarte. Sie bietet in einer hierarchischen Struktur die Moeglichkeit des Anschlusses von 7 IFSS-Kanaelen im Duplex-Betrieb, wobei dem Zentralrechner die Aufgabe der Kanalverwaltung zukommt. Es entsteht eine sternfoermige Kopplung der Mikrorechner.

Peripherierechner 1	Peripherierechner 4
---------------------	---------------------

Peripherierechner 2	Zentralrechner	Peripherierechner 5
---------------------	----------------	---------------------

Peripherierechner 3	Peripherierechner 6
---------------------	---------------------

Darueber hinaus ist es moeglich, die IFSS-Verteilerkarte in einem Ringsystem einzusetzen, bei dem saemtliche angeschlossenen Mikrorechner ueber den Ring verfuegen koennen. Die IFSS-Verteilerkarte dient hierbei einmal der Stromeinspeisung und zum anderen dem Ausschalten gestoerter Teilnehmer. Auf diese Weise ist es moeglich wenigstens 12 bis maximal 18 Teilnehmer an einen derartigen Ring anzuschliessen.

Mikrorechner 1 Mikrorechner 2 Mikrorechner 3

Mikrorechner 12

Mikrorechner 11 Mikrorechner 10 Mikrorechner ...

Auf der IFSS-Verteilerkarte steht desweiteren noch ein IFSS-Kanal zur Verfuegung, der weitergehende Kopplungen ermoeglicht.

Die Baugruppe besitzt einen K 1520-Systembusanschluss und ist damit unmittelbar fuer Rechner mit dieser Busstruktur einsetzbar.

Da bei Kopplung von Mikrorechnern auch eine zeitliche Ueberwachung der Schnittstellen erwünscht ist, wurde die Erzeugung eines Zeittaktes bis zu 6 Sekunden vorgesehen.

2. Technische Daten

Steckleinheitenabmessungen	170 mm x 95 mm
Steckraster	20 mm
Steckverbinder	1 x 58-polig, indirekt Bauform 304-58 TGL 29331/03
	1 x 26-polig, indirekt Bauform 102-26 TGL 29331/03
	1 x 5-polig, indirekt Bauform 103-5 TGL 29331/03
Stromversorgung	+ 5 Volt +/- 5%, typ. 300 mA +12 Volt +/- 10%, typ. 300 mA
Kanaele je Steckleinheit	1 unabhaengiger Ein/Ausgabekanal mit IFSS-Schnittstelle gemaeess KROS-R 5006 6 abhaengige Ein/Ausgabekanaele mit IFSS-Schnittstelle; bzw. 12 Kanaele fuer Ringanschluss
IFSS-Kanaele	Betriebsweise duplex, bzw. halbduplex im Ring Zeichenformat: 5...8 Bit/Zeichen Stopbitlaenge: 1, 1.5, 2 Bit Paritaet: gerade, ungerade keine Uebertragungsrate: 150, 200, 300, 600, 1200 2400, 4800, 9600 Baud Uebertragungsentfernung: max. 500 m
Adressierung	Basisadresse ueber DIL-Schalter im Abstand von 16 einstellbar

3. Funktionsbeschreibung

3.1 Funktionskomplexe

Die IFSS-Verteilerkarte besteht aus folgenden wesentlichen Funktionskomplexen:

- Busankopplung;
- Takterzeugung durch CTC;
- Schnittstellensteuerung IFSS durch SIO;
- IFSS-Kabelstufen;
- IFSS-Kanalsteuerung;
- Transverter.

3.1.1 Busankopplung

Die Busankopplung der I/O-Baugruppe weist keine Besonderheiten auf. Sie realisiert die Forderungen der Busanpassung, das Umschalten des Datenbustreibers, die Einbindung in die Interrupt-Daisy-Chain-Kette, die Umgehungslogik fuer die Interrupt-Daisy-Chain-Kette und die RDY-Signalerzeugung.

Die Selektierung der Baugruppe (BGS- low aktiv) wird durch Auswertung der Signale IORQ, IODI, M1 und der Adressleitungen A4 - A7 mit Hilfe des 8-Bit-Komparators vorgenommen.

(Logische Verknuepfung:

$$\text{BGS} = (\text{/})\text{A4} \cdot (\text{/})\text{A5} \cdot (\text{/})\text{A6} \cdot (\text{/})\text{A7} \cdot \text{IORQ} \cdot \text{/M1} \cdot \text{/IODI}.$$

Die Basisadresse der Baugruppe ist damit in Abstaenden von 16 frei waehlbar, wobei die Baugruppe 16 Adressen belegt.

Die Adressbits 0 und 1 werden fuer die Erzeugung der 4 Adressen fuer die I/O-Bausteine genutzt.

Die Register fuer die Umschaltung der IFSS-Kanaele belegen jeweils 4 Adressen.

Der Datenbustreiber ist im Grundzustand aktiv in Richtung der Baugruppe geschaltet. Eine Umschaltung zum Lesen der Baugruppendaten erfolgt bei Auftreten des Signales RD und einer aktiven Baugruppenselektierung oder bei einem Interruptannahmzyklus, wenn die Baugruppe durch Auswertung der IEI- und IEO-Signalpegel als interruptausloesende Baugruppe erkannt wird.

(Logische Verknuepfung:

$$\text{/DIRA} = \text{RD} \cdot \text{BGS} \vee \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \text{/IEO}'.$$

Das RDY-Signal (low-aktiv) wird erzeugt, wenn die Baugruppe als selektiert erkannt wird oder, wenn die Baugruppe einen Interruptvektor bereitstellt.

(Logische Verknuepfung:

$$\text{RDY} = \text{BGS} \vee \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \text{/IEO}'.$$

Die Auswahl der Bausteine erfolgt bei vorliegendem Baugruppenselektionsignal ueber den Dekoder DS 8205.

Um die Zahl der Bausteine gering zu halten, wurde fuer die logischen Verknuepfungen ein PROM vorgesehen. Dieser PROM realisiert neben der Richtungssteuerung des Datenbustreibers

und der RDY-Erzeugung die fuer die Interrupt-Kette erforderliche Logik:

```
/IEO = /IEI V /IEO';
IEI' = IEI.
```

Anm.: Die logischen Beziehungen beruecksichtigen nicht den aktiven Pegel des Signals, sondern bezeichnen das jeweilige Signal selbst.

3.1.2 Takterzeugung durch CTC

Die Erzeugung des Taktes fuer den SIO-Schaltkreis erfolgt mit Hilfe eines Zaehler-Zeitgeberschaltkreises CTC (UB 857). Die Takte fuer die Empfangs- und Sendekanaele der SIO sind jeweils miteinander verbunden.

Takt fuer SIO-Kanal A	CTC-Kanal 0
Takt fuer SIO-Kanal B	CTC-Kanal 1

Der Ausgang des CTC-Kanals 2 ist mit dem Zaehleingang des Kanals 3 verbunden. Dadurch bietet die CTC die Moeglichkeit einen Zeitgeber bis zu 6 Sekunden zu realisieren, wie er fuer Ueberwachungs- und Steuerfunktionen benoetigt wird.

3.1.3 IFSS-Schnittstellensteuerung durch SIO

Fuer die serielle Datenein- und Datenausgabe wird der SIO-Baustein UB 856 verwandt. Die beiden Kanale des Bausteins sind unabhaengig voneinander zu betreiben und zu programmieren.

Da fuer den Betrieb der IFSS-Schnittstellen keine Modemsteuersignale benoetigt werden, bleiben diese unbeschaltet.

Die Signale der Sende- und Empfangsleitung sind jeweils ueber Negatoren an die Optokoppler fuer die Potentialtrennung gefuehrt. Durch den Einsatz der Negatoren wird erreicht, dass auf den Datenuebertragungsleitungen fuer die serielle Kopplung im Ruhezustand ein Strom fliest.

3.1.4 IFSS-Kabelstufen

Das IFSS ist ein serielles Interface zur direkten Kopplung von Ein/Ausgabegeräten über Entfernungen bis zu 500 m in der spezifischen Auslegung als 20 mA-Stromschleife. Der Datenaustausch erfolgt asynchron im Start-Stop-Verfahren.

Beim Aufbau einer Duplexverbindung wird über ein vieradriges Kabel je eine Empfangs- und eine Sendestromschleife gebildet, die über optoelektronische Koppler mit der Ein- Ausgabelogik verbunden sind. Der Strom in der Schleife beträgt im Ruhezustand 15...25 mA und im aktiven Zustand 0...3 mA.

Die Einspeisung des Stromes kann sowohl empfängerseitig als auch senderseitig erfolgen.

Der Port A der SIO ist frei auf der Baugruppe verfügbar. Die Empfangsschleife dieses Kanals ist passiv ausgeführt, während die Sendeschleife aktiv ausgeführt ist. Die Stromquelle wird mit 24 Volt gespeist, weshalb mehrere Empfänger unbedenklich angeschlossen werden können.

Der Port B ist für den Betrieb mit mehreren IFSS-Kanälen vorgesehen. Aus diesem Grunde befinden sich in Reihe zu der jeweiligen Sende- und Empfangsstufe 6 Analogschalter, die über Optokoppler an jeweils ein Register angeschlossen sind. Diese Register sind als Ausgabeports geschaltet und übernehmen das Treiben der Optokoppler.

Parallel zu den Analogschaltern erfolgt der Anschluss der externen IFSS-Kanäle.

3.1.4 IFSS-Kanalsteuerung

Der Sendekanal von Port B der SIO ist so geschaltet, dass in Reihe zum Leitungstreiber 6 Analogschalter und eine Stromquelle, die von + 24 Volt gespeist wird, liegen. Beim Empfangskanal sind der Leitungsempfänger, 6 Analogschalter und eine Stromquelle, die mit + 24 Volt gespeist wird in Reihe geschaltet. Die Empfangs- und die Sendeeinheit sind in Reihe geschaltet, so dass der Anschluss eines Ringes für den seriellen Datenaustausch möglich ist. Im Betrieb stellt sich hierbei ein Strom ein, der dem der Stromquelle mit der geringeren Stromabgabe entspricht.

Wird der Mittelpunkt dieser beiden Einheiten auf 0 Volt gelegt, was mit Hilfe der Wickelbrücke Wi möglich ist, sind der Empfangs- und der Sendekanal voneinander getrennt und es ist ein Sternaufbau für die serielle Kopplung möglich, wobei ein Voll duplexverkehr abgewickelt werden kann.

Da die Optokoppler der Typen MB 104/5 und MB 104/6 nur für Kollektor-Emitter-Spannungen bis 35 Volt ausgewiesen werden, wird die Spannung über die Teilzweige mittels Z-Dioden auf 22 Volt begrenzt.

Hinweis: Die angeschlossenen Sender müssen dieselben Sperrspannungen verarbeiten!

3.1.5 Transverter

Die Bereitstellung der potentialgetrennten Spannungen von +/- 24 Volt erfolgt mit Hilfe eines Transverters. Der Transverter ist als Gegenakttransverter ausgefuehrt, wodurch sich eine gleichmaessige Belastung der Betriebsspannung ergibt. Als Betriebsspannung fuer den Transverter wurden 12 Volt gewaehlt, um einen hohen Wirkungsgrad zu erreichen.

Die vom Transverter erzeugte Wechselspannung wird durch zwei Spannungverdopplerschaltungen gleichgerichtet, um eine symmetrische Belastung des Transverters und die benoetigten Ausgangsspannungen zu erreichen .

Mit dem Widerstand R 43 wird der Schwingungseinsatz bei maximaler Belastung und Betriebstemperatur eingestellt.

3.2 Anschlussbedingungen

3.2.1 Systembusanschluessse

Die Anschlussbedingungen fuer den Systembus sind in der TGL 36271 (Linieninterface Bus K 1520) dargelegt.

3.2.2 Anschluss der seriellen Schnittstelle Port A

Der Anschluss des IFSS-Kanals erfolgt griffseitig durch einen 5-poligen Steckverbinder (X 3).

Die Schnittstellenleitungen sind folgenden Kontakten zugeordnet:

Kontakt	Leitung
A 01.....	SDA-
B 02.....	SDA+
A 03.....	EDA-
B 04.....	EDA+
A 05.....	Schirm

3.2.3 Anschluss der seriellen Kanäle an Port B der SIO

Der Anschluss der verschiedenen externen IFSS-Kanäle erfolgt ueber einen indirekten 26-poligen Steckverbinder (X 4).

Die Belegung der Kontakte ist folgender Tabelle zu entnehmen:

Kontakt	Signalname
A 01.....	EDB6-
B 01.....	EDB6+
A 02.....	EDB5-
B 02.....	EDB5+
A 03.....	EDB4-
B 03.....	EDB4+
A 04.....	EDB3-
B 04.....	EDB3+
A 05.....	EDB2-
B 05.....	EDB2+
A 06.....	EDB1-
B 06.....	EDB1+
A 07.....	Masse
B 07.....	Masse
A 08.....	SDB6-
B 08.....	SDB6+
A 09.....	SDB5-
B 09.....	SDB5+
A 10.....	SDB4-
B 10.....	SDB4+
A 11.....	SDB3-
B 11.....	SDB3+
A 12.....	SDB2-
B 12.....	SDB2+
A 13.....	SDB1-
B 13.....	SDB1+

3.3. Einstellmoeglichkeiten auf der Steckleinheit

3.3.1 Einstellung der Basisadresse

Die Einstellung der Basisadresse der Baugruppe erfolgt mit den DIL-Schaltern XS1...XS4.

Da nur die Adressbits A4..A7 ausgewertet werden, lassen sich maximal 16 verschiedene Adressen einstellen.

Die Zuordnung der Adressbits zu den Schaltern ist folgende:

DIL-Schalter	Adressbit
XS1.....	AB 04
XS2.....	AB 05
XS3.....	AB 06
XS4.....	AB 07.

Bei geschlossenem Schalter (roter Punkt sichtbar) wird ein Low-Pegel auf der entsprechenden Adressleitung fuer die Baugruppenaktivierung verlangt. Bei offenem Schalter verlangt die Baugruppe High-Pegel auf der entsprechenden Adressleitung fuer eine Aktivierung.

Die Adresse 90H wird als Vorzugsadresse fuer die Baugruppe benutzt.

3.3.2 Einstellung der IFSS-Kopplungsstruktur

Mit Hilfe der Wickelbruecke W1 ist eine Einstellung der Kopplungsstruktur der anzuschliessenden IFSS-Kanaele moeglich.

Bei geschlossener Wickelbruecke ist der Verteiler wie ein Multiplexer zu betreiben. Der Rechner, der die Baugruppe verwaltet arbeitet als Masterrechner. Der Anschluss der peripheren Geraete erfolgt ueber eine Vierdrahtleitung. Diese Betriebsweise erlaubt einen uneingeschaenkten Datenverkehr mit peripheren Geraeten, wobei immer nur eins aktiviert werden kann. Fuer eine evtl. notwendige Ueberwachungsfunktion koennen die Sender der angeschlossenen Geraete gleichzeitig aufgeschaltet bleiben, wobei dann vorzugsweise die BREAK-Funktion der SIO genutzt wird, um dieses dem Masterrechner mitzuteilen. Dieser muss nun seinerseits die Quelle durch Abfragen ermitteln.

Ist die Wickelbruecke W1 offen, so sind Sender und Empfaenger des SIO-Ports B in Reihe geschaltet, was ebenfalls bei den anzuschliessenden Geraeten der Fall sein muss. Die Verdrahtung erfolgt hierbei mit einer Zweidrahtleitung. Offene oder unterbrochene Anschluesse, die die gesamte Uebertragung zunichte machen wuerden, muessen durch den verwaltenden Rechner erkannt und durch Stellen der Analogschalter beseitigt werden. Es ist selbstverstaendlich moeglich, mehrere periphere Geraete hintereinander an einen Kanaleingang zu schalten.

4. Programmierung

4.1 Betriebsweisen der IFSSS-Verteilerkarte

4.1.1 Betriebsweisen der seriellen Schnittstellen

Die serielle Ein/Ausgabe wird durch den SIO-Baustein UB 856 realisiert. Die spezifischen Uebertragungsparameter werden durch Ausgabe von Steuerworten an die SIO eingestellt. Die Einstellung der Sende- und Empfangstakte erfolgt mittels einer CTC UB 857.

Ueber die Funktion der SIO liegen ausfuehrliche Informationen in der Literatur vor (z.B. H. Kieser, M. Meder; Mikroprozessortechnik; Verlag Technik Berlin 1982).

4.1.2 Betriebsweisen der Systembusschnittstelle

Die Datenuebertragung kann sowohl interruptgesteuert als auch im Polling-Betrieb realisiert werden.

- Interrupt-Betrieb

Die Portbausteine auf der IFSSS-Verteilerkarte sind in eine Prioritaetenkette eingeordnet, wobei folgende Reihenfolge festgelegt ist:

CTC	Kanal 0	
	Kanal 1	
	Kanal 2	I
	Kanal 3	I
SIO	Empfaenger Kanal A	I Fallende Prioritaet
	Sender Kanal A	I
	Status Kanal A	I
SIO	Empfaenger Kanal B	V
	Sender Kanal B	
	Status Kanal B	

- Polling-Betrieb

Durch Auswertung der Statusregister des SIO-Bausteins ist es moeglich, den Datenaustausch im Polling-Betrieb zu realisieren. Hierbei koennen die Informationen Sendepuffer leer, empfangenes Zeichen verfuegbar und Uebertragungsfehler im Abfragemodus gewonnen und zielgerichtet ausgewertet werden.

4.1.3 Betriebsweisen der Kanalwahlregister

Die Steuerung der Analogschalter fuer die an den SIO-Port B angeschlossenen IFSS-Kanaele erfolgt ueber Ausgaberegister fuer den Sende- und fuer den Empfangskanal bei Sternkopplung getrennt. Die Zuordnung der Kanaele zu den Bitstellen in den Ausgaberegistern ist folgende:

Bitstelle	Kanalnummer
Bit .0	Kanal 1
Bit .1	Kanal 2
Bit .2	Kanal 3
Bit .3	Kanal 4
Bit .4	Kanal 5
Bit .5	Kanal 6
Bit .6	n.b.
Bit .7	n.b..

Der Analogschalter ist geöffnet, und damit der gewählte Kanal freigegeben; wenn das entsprechende Bit gesetzt wird.

Bei einer Ringkopplung entfällt die Trennung von Sende- und Empfangskanal und der Rechner sichert durch Schliessen der Analogschalter das Ausblenden gestörter, oder nicht benötigter Kanäle.

4.2 Adressverschlüsselung

Die Basisadresse fuer die Baugruppe wird mit Hilfe der DIL-Schalter XS1...XS4 eingestellt. Die auf der Baugruppe installierten Ports belegen bezogen auf die Basisadresse folgende Adressen:

rel. Adresse	Portbezeichnung
00 H	SIO- Port A: Datenkanal
01 H	SIO- Port B: Datenkanal
02 H	SIO- Port A: Steuerkanal
03 H	SIO- Port B: Steuerkanal
04 H	CTC-Kanal 0: Taktgenerierung fuer Sender und Empfaenger SIO-Port A
05 H	CTC-Kanal 1: Taktgenerierung fuer Sender und Empfaenger SIO-Port B
06 H	CTC-Kanal 2: Zeitgeber fuer CTC-Kanal 3
07 H	CTC-Kanal 3: Als Zahikanal fuer CTC-Kanal 2 programmierbar
08 H (... 0B H)	Kanalwahlregister Sender
0C H (... 0F H)	Kanalwahlregister Empfaenger

4.3. Einstellung der Uebertragungsrate

Die Uebertragungsrate der SIO berechnet sich wie folgt:

$$U_{esio} \text{ (Baud)} = \frac{\text{Systemtaktfrequenz}}{V_{Tsio} \times V_{Tctc} \times Z_{Kctc}}$$

Hierbei sind:

U_{esio} - Uebertragungsrate der SIO;

V_{Tsio} - Taktvorsteiler der SIO;

V_{Tctc} - Zeitvorsteiler der CTC;

Z_{Kctc} - Zeitkonstante der CTC.

Daraus ergibt sich fuer ein System mit einer Taktfrequenz von 2.4576 MHz folgende Tabelle:

Uesio in Baud	ZKctc bei $V_{Tsio}=16$; $V_{Tctc}=16$
150	64
200	48
300	32
600	16
1200	8
2400	4
4800	2
9600	1

4.4 Programmbeispiele

4.4.1 Senden/Empfangen im Polling

Beispiel fuer das Senden/Empfangen eines Datenblocks an einem Kanal (Sternkopplung) im Polling:

Uebertragungskennzeichen:

Asynchrone Uebertragung, 8 Bit pro Zeichen, 9600 Baud, 1.5 Stoppbits, gerade Paritaet

4.4.1.1 Initialisierung fuer den Polling-Betrieb

```

; CTC-Kanal 1, SIO-Port B
; Rueckstellen der Kanalregister
;

;VEREINBARUNGEN:
BSADR EQU 90H; BASISADRESSE
CTC1 EQU BSADR+5; CTC-KANAL 1- PORTADRESSE
SIODB EQU BSADR+1; SIO-PORT B-DATEN
SIOCBL EQU BSADR+3; SIO-PORT B-CONTROL
SEREG EQU BSADR+8; SENDESTEUERREGISTER
EMREG EQU BSADR+0CH; EMPFAENGERSTEUERREGISTER

;INITIALISIERUNGSPROGRAMM:
INIT: PUSH BC
      PUSH HL
      LD HL,INITA;SUBR: PORTINITIALISIERUNG
      LD B,(HL);PORTANZAHL IN B
      INC HL
INIT1: PUSH BC
      LD C,(HL);PORTADRESSE IN C
      INC HL
      LD B,(HL);ZAHL DER STEURWORTE IN B
      INC HL
      OTIR;BLOCKAUSGABE
      POP BC
      DJNZ INIT1;ALLE PORTS INITIALISIERT ?
      POP HL
      POP BC
      RET

; INITIALIZIERUNGSTABELLEN
;

INITA: DB 4;ZAHL DER ZU INITIALISIERENDEN PORTS
       DB CTC1;PORTADRESSE CTC-KANAL 1
       DB 2;ZAHL DER AUSZUGEBENDEN STEURWORTE
       DB 7;ZEITGEBER,VORTEILER 16
       DB 1;ZEITKONSTANTE
       DB SIOCBL;STEUERPORTADRESSE SIO- PORT B
       DB 9;ZAHL DER STEURWORTE
       DB 18H;KANALRESET SIO-PORT B
       DB 1;POINTER REGISTER 1
       DB 0;KEIN INT,KEINE WAIT/RDY GENERIERUNG
       DB 4;POINTER REGISTER 4
       DB 4BH;GERADE PARITAET,1.5 STOPPBITS
           ;DATENRATE*16= TAKTRATE - 9600 BAUD
       DB 3;POINTER REGISTER 3

```

```

DB 0C1H; 8 BIT PRO ZEICHEN, FREIGABE EMPFAENGER
DB 5; PIONTER REGISTER 5
DB 064H; 8 BIT PRO ZEICHEN, FREIGABE SENDER
DB SEREG; PORTADRESSE SENDERSCHALTER
DB 1; ZAHL DER STEUERWORTE
DB 0; SPERREN ALLER KANAELE
DB EMREG; PORTADRESSE EMPFAENGERSCHALTER
DB 1; ZAHL DER STEUERWORTE
DB 0; SPERREN ALLER KANAELE

```

4.4.1.2 Blockausgabe im Polling

BLOCKLAENGE IN BC UNGLEICH NULL
KANAL-NUMMER IN A UEBER GESETZTES BIT VERSCHL.

```

SENPO: PUSH AF
PUSH BC
PUSH HL
OUT (SEREG),A; KANAL EINSTELLEN
LD HL,SEPU; SENDEPUFFERBEGINN IN HL
SEN1: IN A,(SIOCB)
BIT 2,A
JR Z,SEN1; SENDEPUFFER LEER?
LD A,(HL)
OUT (SIODB),A
INC HL
DEC BC
LD A,B
OR C
JR NZ,SEN1
XOR A
OUT (SEREG),A; ABSCHALTEN KANAL
POP HL
POP BC
POP AF
RET

```

SEPU EQU ADRES; BEGINN SENDEPUFFER

4.4.1.3 Empfang eines Datenblocks im Polling.

KANAL-NUMMER IN A
BLOCKLAENGE IN BC UNGLEICH NULL
CARRY FUER FEHLERMELDUNG
FEHLERKODE IN A
BIT 0=1 - KEINE DATEN EMPFANGEN
BIT 4=1 - PARITAETSFEHLER MIT ABBRUCH EMPFANG
BIT 5=1 - UEBERLAUF EMPFANGSPUFFER MIT ABBRUCH
BIT 6=1 - FORMATFEHLER MIT ABBRUCH
KEINE SYNCHRONISATION AUF BLOCKBEGINN!

```

EMPO: PUSH BC
PUSH DE
PUSH HL
LD DE,ZEIT
LD HL,EMPU
OUT (EMREG),A; KANAL AKTIVIEREN
; SIO FUER DATENEMPFANG BEREIT

```

```

EMPO1:    IN A,(SIOCB)
           BIT 0,A
           JR NZ,EMPO2
           DEC DE
           LD A,D
           OR E
           JR NZ,EMPO1
           SCF
           LD A,1
           JP EMPO4;BYTE NICHT EMPFANGEN
EMPO2:    LD A,1
           OUT (SIOCB),A;POINTER REGISTER 1
           IN A,(SIOCB)
           OR 70H
           JR Z,EMPO3
;FEHLER IM EMPFANGENEN BYTE
           SCF
           JP EMPO4
EMPO3:    IN A,(SIODB)
           LD (HL),A
           INC HL
           DEC BC
           LD A,B
           OR C
           JR Z,EMPO4;ALLE DATEN EMPFANGEN
           LD DE,ZEIT;RUECKSTELLEN ZEITUEBERWACHUNG
           JR EMPO1
EMPO4:    LD E,A
           LD A,0
           OUT (EMREG),A;REGISTER RUECKSETZEN
           LD A,E
           POP HL
           POP DE
           POP BC
           RET

```

ZEIT EQU WART;ZEIT IN DER MINDESTENS 1 BYTE EMPFANGEN
;WERDEN MUSS- 1 INKREMENT ENSPRICHT CA. 20.4 MIKROSEKUNDEN
EMPU EQU ADRESS;ANFANGSADRESSE EMPFANGSPUFFER

4.4.2 Senden/Empfang im Interruptmode

Beispiel fuer das Senden/Empfangen eines Datenblocks im Interruptmode fuer einen Kanal:

Uebertragungskennzeichen:

Asynchrone Datenuebertragung, 8 Bit pro Zeichen, 9600 Baud,
gerade Paritaet, 1.5 Stopbits; keine Protokollfestlegung

4.4.2.1 Initialisierung der Bausteine fuer den Interrupt-Betrieb

;VEREINBARUNGEN:

BSADR	EQU 90H;BASISADRESSE
CTC1	EQU BSADR+5;CTC-KANAL 1- PORTADRESSE
SIODB	EQU BSADR+1;SIO-PORT B-DATEN
SIOCB	EQU BSADR+3;SIO-PORT B-CONTROL
SEREG	EQU BSADR+8;SENDESTEUERREGISTER

```

EMREG EQU BSADR+0CH; EMPFAENGERSTEUERREGISTER
BLOL EQU BLOCKLAENGE
SEPUF EQU SENDEPUFFERBEGINN
;
BLOLZ: DS 2; BLOCKLAENGENZAehler FUER SENDER
SEP: DS 2; SENDEPOINTER
EMP: DS 2; EMPFANGSPOINTER
KANAL: DS 1; KANALZEIGER
;
ISPR: DW SEINT; INT-SPRUNGVERTEILER BIT 0...3 = 0!
DW 0; NICHT BENUTZT
DW EMINT; EMPFANGSROUTINE
DW EMFE; SPEZIELLE EMPFANGSBEDINGUNGEN
;
; INITIALISIERUNGSPROGRAMM:
INIT: PUSH BC
      PUSH HL
      LD HL, INITA; SUBR: PORTINITIALISIERUNG
      LD B, (HL); PORTANZAHL IN B
      INC HL
INIT1: PUSH BC
      LD C, (HL); PORTADRESSE IN C
      INC HL
      LD B, (HL); ZAHL DER STEURWORTE IN B
      INC HL
      OTIR; BLOCKAUSGABE
      POP BC
      DJNZ INIT1; ALLE PORTS INITIALISIERT ?
      POP HL
      POP BC
      RET
;
; INITIALISIERUNGSTABELLE
;
INITA: DB 4; ZAHL DER ZU INITIALISIERENDEN PORTS
       DB CTC1; PORTADRESSE CTC-KANAL 1
       DB 2; ZAHL DER AUSZUGEBENDEN STEURWORTE
       DB 7; ZEITGEBER, VORTEILER 16
       DB 1; ZEITKONSTANTE
       DB SIOC8; STEUERPORTADRESSE SIO- PORT B
       DB 11; ZAHL DER STEURWORTE
       DB 18H; KANALRESET SIO-PORT B
       DB 4; POINTER REGISTER 4
       DB 4BH; GERADE PARITAET, 1.5 STOPPBITS
           DATENRATE*16= TAKTRATE - 9600 BAUD
       DB 1; POINTER REGISTER 1
       DB 1EH; INT BEI JEDEM EMPF. ZEICHEN / SENDER LEER
           PARITAETSFEHLER VERAENDERT VEKTOR NICHT
           KEINE WAIT/RDY GENERIERUNG
       DB 2; POINTER REGISTER 2
       DB LOW(ISPR); INT-VEKTOR DER SIO
       DB 3; POINTER REGISTER 3
       DB 0C1H; 8 BIT PRO ZEICHEN, FREIGABE EMPFAENGER
       DB 5; PIONTER REGISTER 5
       DB 064H; 8 BIT PRO ZEICHEN, FREIGABE SENDER
       DB SEREG; PORTADRESSE SENDERSCHALTER
       DB 1; ZAHL DER STEURWORTE
       DB 0; SPERREN ALLER KANAELE
       DB EMREG; PORTADRESSE EMPFAENGERSCHALTER
       DB 1; ZAHL DER STEURWORTE
       DB 0; SPERREN ALLER KANAELE

```

; 4.4.2.2 Senden eines Datenblocks mit Interruptsteuerung

```

; ANFANGSROUTINE
SEVOR:    PUSH AF
          PUSH HL
          LD A,(KANAL)
          OUT (SEREG),A;SENDEKANAL STELLEN
          OUT (EMREG),A;EMPFANGSKANAL STELLEN
          LD HL,SEPUF;SENDEPUFFERBEGINN
          LD A,(HL)
          OUT (SIODB),A;ERSTES BYTE AUSGEBEN
          INC HL
          LD (SEP),HL;SENDEPOINTER STELLEN
          LD HL,BLOL-1
          LD (BLOLZ),HL;BLOCKLAENGENZAehler STELLEN
          POP HL
          POP AF
          RET

```

; INTERRUPTROUTINEN

```

; SEINT:    PUSH AF;SENDEPUFFER LEER
          PUSH HL
          LD HL,(SEP)
          LD A,(HL)
          OUT (SIODB),A
          INC HL
          LD (SEP),HL;SENDEPOINTER AKTUALISIERT
          LD HL,(BLOLZ);AKTUALISIERUNG LAENGENZAehler
          DEC HL
          LD (BLOLZ),HL
          LD A,H;BLOCKENDETEST
          OR L
          JR NZ,SEINF
          LD A,1;BLOCKENDE DI SENDEINTERRUPT.
          OUT (SIOCDB),A
          LD A,1CH
          OUT (SIOCDB),A;SPERREN SENDEINTERRUPT
SEINF:    POP HL
          POP AF
          EI
          RETI

```

4.4.2.3 Empfang von Daten im Interruptbetrieb

```

EMINT:    PUSH AF
          PUSH HL
          LD HL,(EMP)
          IN A,(SIODB)
          LD (HL),A;DATENBYTE ABSPEICHERN
          INC HL
          LD (EMP),HL;EMPFANGSPINTER AKTUALISIEREN
          LD A,1
          OUT (SIOCDB),A
          IN A,(SIOCDB)
          BIT 4,A
          JR Z,EMI01
;FEHLERBEHANDLUNG
          ***

```

```
    ...
LD A,30H
OUT (SIOCB),A;ERROR RESET
EMI01: ... ;BLOCKENDETEST-ZEIGERUEBERWACHUNG
    ...
    ...
POP HL
POP AF
EI
RETI
```

4.4.2.4 Fehlerbehandlungsroutine

```
EMFER: PUSH AF
        LD A,1
        OUT (SIOCB),A
        IN A,(SIOCB)
        BIT 5,A
        JR Z,EMFE1
;EMPFAENGERUEBERLAUF
    ...
    ...
    ...
EMFE1: BIT 6,A
        JR Z,EMFE2
;FORMATFEHLER
    ...
    ...
    ...
EMFE2: LD A,30H
        OUT (SIOCB),A;ERROR RESET
        POP AF
        EI
        RETI
```

5. Inbetriebnahme und Pruefung

5.1 Vorpruefung

Bevor die Baugruppe an den Rechner angeschlossen wird, ist die Stromaufnahme zu pruefen. Hierzu sind zunaechst 5 Volt an die Baugruppe anzuschliessen und sicherzustellen, dass die Stromaufnahme unter 350 mA bleibt.

Zur Sicherheit wird weiterhin empfohlen, die Pegel der Busanschlussleitungen mit einem TTL-Logikpruefstift auf ihren Zustand zu pruefen. Saemtliche Eingaenge muessen Pegel im verbotenen Bereich aufweisen. Ausserdem muss das DIRA-Signal auf Low-Pegel liegen!

Die 5 Volt koennen abschliessend wieder abgetrennt werden, und es werden die 12 Volt mit einer Strombegrenzung von 500 mA an die Baugruppe angeschlossen.

Die Stromaufnahme des jetzt zu pruefenden Transverterteiles muss unter 100 mA liegen, wenn der Transverter schwingt, was sich durch Spannungsmessung auf der Sekundaerseite des Wandlertransformators nachweisen laesst. Mit den angegebenen Widerstandswerten muss der Transverter sicher anschwingen, da er nicht belastet wird.

Schwingt der Transverter nicht an, ist vor allem der Transformator auf richtigen Wicklungssinn zu pruefen. Eine Pruefung, ob dieser stimmt; ist auf bei eingeloetetem Wandlertrafo mit Hilfe eines Oszillographen moeglich, wenn man sekundaerseitig eine geringe Wechselspannung einspeist und die Phasenverlaeufe an den Transistorlektroden misst.

Schwingt der Transverter, sind zuerst die Spannungsverhaeltnisse auf der Sekundaerseite zu pruefen. Die Abweichungen von den Nennspannungen (+/- 24 Volt) sollten unter 2 Volt liegen.

Weiterhin sind die Stromquellen zu pruefen. Die Pruefung erfolgt mit einem Vielfachmesser zwischen den Kollektoren der Stromquellentransistoren und der Bezugsspannung. Der Strom muss in jedem Falle 20 (+/-5) mA betragen. Bei der Pruefung der Stromquelle muessen die zugehoerigen LED's leuchten, die die Referenzspannung bereitstellen. Eine Korrektur der Stromwerte ist mit Hilfe der jeweiligen Emitterwiderstaende moeglich.

Abschliessend sollte der sichere Schwingungseinsatz des Transverters geprueft werden. Hierzu ist ueber die Haelfte der Sekundaerwicklung ein Widerstand von 220 Ohm/5 Watt anzuschliessen und die Betriebsspannung langsam von 0 Volt auf 12 Volt zu erhoehen. Schwingt der Transverter bei einer Spannung von 11 Volt noch nicht sicher, ist der Widerstand an der Basis der Schalttransistoren gegen die Betriebsspannung (R 43) zu verringern. Diese Pruefung beruecksichtigt gleichzeitig die mit steigender Temperatur absinkende Stromverstaerkung der Transistoren und sollte dementsprechend nur bei einer geringen Erwaermung der Transvertransistoren durchgefuehrt werden.

5.2 Erstinbetriebnahme

Die Inbetriebnahme beginnt mit dem Einstellen der Baugruppenbasisadresse. Es wird vorzugsweise die Basisadresse 90H eingestellt, wozu XS1 und XS4 zu öffnen und XS2 und XS3 zu schliessen sind. Die Brücke W1 wird nicht geschlossen, damit Sender- und Empfänger des SIO-Ports B in Reihe liegen. Fuer die Inbetriebnahme des Ports A der SIO ist ein Steckverbinde bereitzustellen, bei dem SD+ mit ED- ueber eine LED verbunden werden, deren Katode an SD+ liegt, und SD- mit ED+ verbunden ist (s. Steckverbindebelegung, Prüfsteckverbindezeichnung).

Fuer die Prüfung der Kanalsteuerung wird weiterhin ein Steckverbinde benoetigt, bei dem die anzuschliessenden Kanaele mit LED's nachgebildet werden. Hierzu wird vorgeschlagen, die Sendekanaele mit gelben und die Empfangskanaele mit roten LED's nachzubilden und die LED's zu nummerieren (entspr. Kanal). Die Anoden der LED's sind an die mit +) bezeichneten Anschluesse und die Katoden an die mit -) bezeichneten Anschluesse anzuschliessen (s. Prüfsteckverbindezeichnung).

Nachdem beide Steckverbinder gesteckt sind und die Baugruppenadresse eingestellt ist, kann die Baugruppe in einem Rechner in Betrieb genommen werden.

Nach dem Reset muss die LED des IFSS-Kanals fuer Port A leuchten- Sender auf High-Pegel, Stromquelle aktiv. Gleichzeitig ist zu erwarten, dass einige LED's fuer die IFSS-Kanaele leuchten (undefinierter Registerzustand).

Fuer die weitere Baugruppeninbetriebnahme ist ein Logikprüfstift vorteilhaft, der die Lokalisation eines eventuellen Fehlers unterstützt.

Mit Hilfe eines Monitors ist jetzt einfach eine schrittweise Baugruppentestung moeglich:

- CTC Schreiben/Lesen;
- SIO Schreiben/Lesen;
- Kanalsteuerregister Schreiben mit optischer Kontrolle;
- Datensenden/Datenempfang;
- Interruptverarbeitung.

5.3 Prüfprogramm

Die Prüfungen lassen sich effektiver mit Hilfe eines Prüfprogrammes durchfuehren, das schrittweise die Funktionskomplexe in Betrieb nimmt und bei Fehlfunktionen diese ausweist und das Prüfen abbricht, bzw. die Prozedur fortlaufend wiederholt, um Messungen zu ermöglichen.

Ein Prüfprogramm, dass saemtliche Funktionen testet ist sehr aufwendig. Es wird deshalb von der Praemisse ausgegangen, dass die Bausteine intern funktionstuechtig sind. Diese Annahme ist nach bisherigen Erfahrungen gerechtfertigt.

Das folgende Prüfprogramm verzichtet auf einen Eingabe- und einen Ausgabekanal und nutzt statt dessen die Anzeigemoeglichkeiten der LED's auf den

Pruefsteckverbindern, da hierbei eine gute Fehlereingrenzung moeglich ist.

Fuer das Pruefprogramm wird vorausgesetzt, dass die LED des Port A leuchtet, und dass der oben beschriebene Pruefsteckverbinder fuer den Kanalverteiler SIO-Port B angeschlossen ist. Die Weiterschaltung der Pruefzyklen und die Steuerung der Wiederholungen erfolgt mit einem Zeittakt von 0.5 Sekunden.

Pruefgegenstand der Pruefphasen:

1. Baugruppenselektierung, Registeransteuerung, Analogschalter, Stromquellen, Senderstufen, Empfangsstufen, Transverter, Reset
2. SIO, Datentreiberrichtungssteuerung
3. CTC, Taktanschluss an CTC
4. Keine Pruefung
5. Sender/Empfaengersteuerung IFSS Port A
Sende/Empfangstaktversorgung Port A
6. Sender/Empfaengersteuerung IFSS Port B
Sende/Empfangstaktversorgung Port B

Pruefablauf:

1. Setzen der Kanalsteuerregister-
Alle Kanal-LED's muessen blinken!
Warteschleife 10 Sekunden.
2. SIO wird geschrieben, gelesen-
Alle Kanal-LED's aus, wenn ok.;
sonst Kanal-LED's an, Wiederholung .
3. CTC wird geschrieben/gelesen-
Alle Kanal-LED's aus, wenn ok.;
sonst Sende-LED's an, Wiederholung.
4. Initialisierung SIO, CTC fuer Polling
5. SIO-Port A sendet/empfaengt Datenwort-
LED ist abschaltbar, wenn ok.;
sonst - LED an;
Empfangs-LED's an;
Wiederholung.
6. SIO-Port B sendet/erkennt Datenwort-
Kanalsteuerung funktioniert;
sonst - Empfangs-LED's an;
LED Port A aus;
Wiederholung.
7. Kanalsteuerregister werden bitweise angesteuert
Warteschleife ca. 20 Sekunden.
8. Initialisierung SIO fuer Interruptbetrieb
9. Interruptauslösung-
Kein Interrupt: Alle Kanal-LED's an
Rechner im Halt
10. Return - Programmende

Das Listing fuer dieses Pruefprogramm ist in der Anlage 8.3 zu finden.

6. Dimensionierungshinweise

Bei eventuell notwendigen Abweichungen in der Bauelementebestueckung gilt es einige Randbedingungen zu beachten, die im Folgenden kurz angefuehrt werden.

Bei einem Austausch des Ringkernes des Wandlertransformators ist zu beachten, das bedingt durch das Wandlungsprinzip eine feste Kopplung zwischen der Eingangsspannung und der Ausgangsspannung besteht. Das heisst, dass das Verhaeltnis der Windungszahlen beibehalten werden muss. Eine Aenderung des Al-Wertes des Kernes zu hoheren Werten kann bei gleichbleibender Windungszahl durch einen Luftspalt ausgeglichen werden, wobei als Kriterium eine Wandlerfrequenz von ca. 20...25 kHz bei Nennlast realisiert werden sollte. Der Einsatz von Kernen mit niedrigerem Al-Wert, als dem vorgegebenen, wuerde eine Vergroesserung der Windungsanzahl erforderlich machen, die jedoch aus Platzgruenden nicht sinnvoll erscheint.

Der Widerstand R 43 bestimmt, bei welcher Belastung der Transverter noch sicher anschwingt- der Transverter selber ist kurzschlussfest. Der Widerstand sollte nicht kleiner als 390 Ohm gewaehlt werden, da er wesentlich den Wirkungsgrad der Transverterschaltung mitbestimmt, indem er dem Basiskreis mehr Leistung anbietet. Bei zu grossem Wert dieses Widerstandes besteht die Gefahr, dass der Transverter bei erhoehter Transistortemperatur nicht mehr anschwingt. Gegebenenfalls ist dieses Bauelement gesondert zu optimieren.

Bei saemtlichen angeschlossenen Sendern ist zu beachten, das die Spannung bei ausgeschaltetem Strom Werte von 25 Volt erreichen kann, die fuer die ueblichen Schalttransistoren bereits oberhalb des zulaessigen Grenzwertes liegen.

Der Ersatz der Optokoppler MB 104/5 D durch die Typen MB 104/4 D, bzw. MB 104/6 D ist ohne Einschraenkungen moeglich. Der Einsatz von A,B,C-Typen ist nicht moeglich. E,F-Typen koennen selbstverstaendlich eingesetzt werden. Es soll hier darauf verwiesen werden, dass durch die Stromeinspeisung und die hohe Spannungsreserve unzulaessig hohe Verlustleistungen im Optokoppler auftreten, wenn der Kollektor-Emitter-Strom bei einer Kollektor-Emitter-Spannung von 2 Volt und bei einem LED-Diodenstrom von 20 mA nicht ueber 30 mA liegt.

Der PROM MH74S287 ist auf der Platine nicht durch eine festverdrahte Logik zu ersetzen. Hier soll trotzdem eine Schaltungsvariante angefuehrt werden, die es ermoeglicht, die Schaltung ohne PROM zu betreiben (s. Abb.).

7.3 Stueckliste

.....Integrierte Schaltkreise.....

1	D 8										
	DL 008 D	TGL 39865	137	87	74	007	008031				1
2	D 6										
	DL 8121 D	TGL 43297	137	87	74	007	812142				1
3	D 9										
	DS 8205 D	TGL 39866	137	87	71	009	820513				1
4	D 1										
	DS 8286 D	TGL 42822	137	87	73	004	828654				1
5	D 10										
	MH 745287		137	87	73	004	074100				1
6	D 7										
	DL 004 D	TGL 39865	137	87	74	007	004065				1
7	D 4, D 5										
	DS 8282 D	TGL 42623	137	87	73	004	828216				2
8	D 2										
	UB 8560 D	TGL 37001	137	87	44	000	856065				1
9	D 3										
	UB 857 D	TGL 37002	137	87	44	000	857156				1

Optoelektronische Koppler

10 D 12...D 24
MB 104/5 D TGL 36609 137 86 51 218 104015 14

11 D 25, D 26
MB 111 TGL 35171 137 86 51 218 111303 2

.....Transistoren bipolar.....

12	T 6, T 7 SC 237 d	TGL 27147	137 82 11 108	374007	2
13	T 3, T4 SD 337 B	TGL 39124	137 82 13	103 337011	2
14	T 5 SD 338 B	TGL 39124	137 82 33	104 338014	1
15	T 1, T 2 SD 349	TGL 39125	137 82 13	103 349039	2

.... Optoelektronische Strahlungssender

16 V 13...V 15
VQA 25 TGL 37905 137 86 13 107 025018 3

.... Halbleiterdioden

17 V 1...V 4
SAY 12 L2/13 TGL 25184 137 81 22 105 012217 4
18 V 5...V 8
SAY 73 L2/13 TGL 32339 137 81 22 105 073044 4
19 V 9...V 12
SZX 21/11 L2/13 27338 137 81 51 109 021447 4

.... Schichtwiderstaende Baureihe 23.207

20 R 9
620 Ohm TGL 36521 137 71 17 504... 1
21 R 10...R13
270 Ohm TGL 36521 137 71 17 504... 4
22 R 14...R 15
22 Ohm TGL 36521 137 71 17 504... 2
23 R 16,R 17,R44
4,7 Kohm TGL 36521 137 71 17 504... 3
24 R 18...R 21
4,7 kOhm TGL 36521 137 71 17 504... 4
25 R 22...R 33
100 Ohm TGL 36521 137 71 17 504... 12
26 R 34, R 35
47 kOhm TGL 36521 137 71 17 504... 2
27 R 36...R 38
62 Ohm TGL 36521 137 71 17 504... 3
28 R 39...R 41
10 kOhm TGL 36521 137 71 17 504... 3

.... Schichtwiderstaende Baureihe 23.309

29 R 43
470 Ohm TGL 36521 137 71 16 152... 1
30 R 42
47 Ohm TGL 36521 137 71 16 152... 1

....Widerstandsnetzwerke.....

31 R1...R 8
 Stromteiler
 8 * 4,7 kOhm TGL 29950/01 137 87 27 016384504 1

....Scheibenkondensatoren.....

32 C 10...C 14, C 18,C20
 47 nF TGL 35781 137 72 15 406... 7
 33 C 15...C 17, C 19
 22 nF TGL 35781 137 72 15 406... 4

....NV-Elektrolykondensatoren.....

34 C 1
 100 uF/16 V TGL 38928E 137 72... 1
 35 C 3...C 6.
 22 uF/25 V TGL 38928E 137 72... 4
 36 C 2, C 7, C 8
 47 uF/6 V TGL 38928E 137 72... 3
 37 C 9
 10 uF/16V TGL 7198 137 72... 1

....Kontaktbauelemente.....

38 DIL-Schalter
 4x1polig TGL 39058 137 73 13 006... 1
 39 EFS-Steckerleiste
 Bauf. 304-58
 58-polig TGL 29331/3 137 73 32 473042 1
 40 EFS-Steckerleiste
 Bauf. 102-26
 26-polig TGL 29331/4 137 73 32 461022 1
 41 EFS-Steckerleiste
 Bauf. 103-5
 5-polig TGL 29331/4 137 73 32 461034 1
 42 Befestigungselemente
 Bauf. 7 TGL 29331/4 137 73 32 6

....Sonstiges.....

43 Schalenkern 18 x 11
 Mf 163 Al 1600 TGL 16565/2 137 74 21 007 ... 1
 mit Armatur und Wickelkoerper
 44 W 1, W 2, W3,W4
 Wickelstifte 7

NANOS-IFGS-Verteiler / - 30 -

45	L 1		
	Drossel 10 uH		1
46	Runddraht CuL		
	LeIz 0,5 Cu. TGL 8402		ca. 1000 mm
	LeIz 0,3 Cu TGL 8402		ca. 300 mm

8. Anlagen

8.1 PROM-Daten

Adresszuordnungen:

Pin	Adresse	Signal
5.....AB0.....	/IORQ	
6.....AB1.....	/BGS	
7.....AB2.....	/RD	
4.....AB3.....	/M1	
3.....AB4.....	/IEI	
2.....AB5.....	IEO	
1.....AB6.....	Masse (n.b.)	
15.....AB7.....	Masse (n.b.)	

Datenzuordnungen:

Pin	Bit	Signal
12.....D0.....	/RDY	
11.....D1.....	/IEO	
10.....D2.....	/DIRA	
9.....D3.....	IEI	

PROM-Belegung (hexadezimal):

ö	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	Low-Adressen
BB																	
06	E	E	E	B	A	A	E	B	E	E	B	B	A	A	B	B	
16	6	6	3	3	2	2	3	3	6	6	3	3	2	2	3	3	
26	C	C	9	9	8	8	9	9	C	C	9	9	8	8	9	9	
36	6	6	3	3	2	2	3	3	6	6	3	3	2	2	3	3	

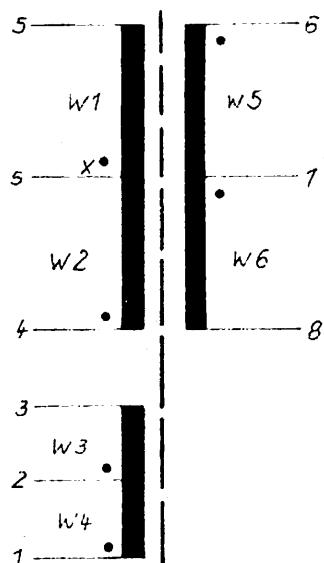
8.2 Signalbezeichnungen

RESET-	Rücksetzsignal (low-aktiv)
M1 -	Befehlslesezyklussignal (low-aktiv)
IORQ -	Ein/Ausgabebeanforderung (low-aktiv)
IODI -	E/A-Sperrung (low-aktiv)
CP -	Rechnertakt
RD -	Lesesignal (low-aktiv)
INT -	Interruptanforderungssignal (low-aktiv)
BGS -	Baugruppenselekt (low-aktiv)
CE -	Bausteinaktivierungssignal (vom Typ abh.)
AB... -	Adressbit ...
RDY -	Baugruppennbereitschaftssignal (low-aktiv)
IEI -	Interruptfreigabeeingangssignal fuer Bau- gruppe (low-aktiv)
IEO -	Interruptfreigabeausgangssignal fuer folgende Baugruppen (low-aktiv)
IEI' -	Interruptfreigabeeingangssignal fuer Bau- stein (high-aktiv)
IEO' -	Interruptfreigabeausgangssignal fuer Folge- baustein (high-aktiv)
DIRA -	Richtungssignal fuer Datenpuffer zur Bau- gruppe (low-aktiv)
SD... -	Serielles Datensendesignal (Kanal,Polung)
ED... -	Serielles Datenempfangssignal (Kanal,Polung)

NANOS - IFSS - Verteiler / -34-

BUSANKOPPLUNG K1520 TGL 37271		IFSS - Verteiler	
X4	4B	EDA +	
X4	3A	EDA -	
X3	6B	ED1 +	SDA +
X3	6A	ED1 -	SDA -
X3	5B	ED2 +	SD1 +
X3	5A	ED2 -	SD1 -
X3	4B	ED3 +	SD2 +
X3	4A	ED3 -	SD2 -
X3	3B	ED4 +	SD3 +
X3	3A	ED4 -	SD3 -
X3	2B	ED5 +	SD4 +
X3	2A	ED5 -	SD4 -
X3	1B	ED6 +	SD5 +
X3	1A	ED6 -	SD5 -
			SD6 +
			SD6 -
			X4 2B
			X4 1A
			X3 13B
			X3 13A
			X3 12B
			X3 12A
			X3 11B
			X3 11A
			X3 10B
			X3 10A
			X3 9B
			X3 9A
			X3 8B
			X3 8A

NANOS - IFSS - Verteiler
Transformator Tr 11681 / 12V

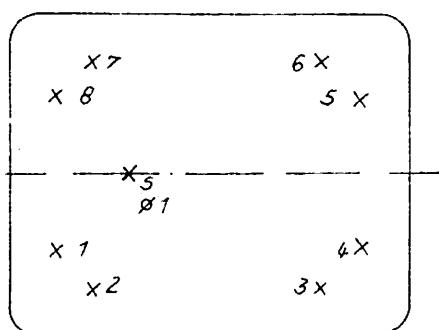


w1, w2 x 13 Wdg bifilar CUL 0,5
w3, w4 x 4 Wdg bifilar CUL 0,3
w5, w6 x 14 Wdg CUL 0,5.

Kernmaterial MF 163

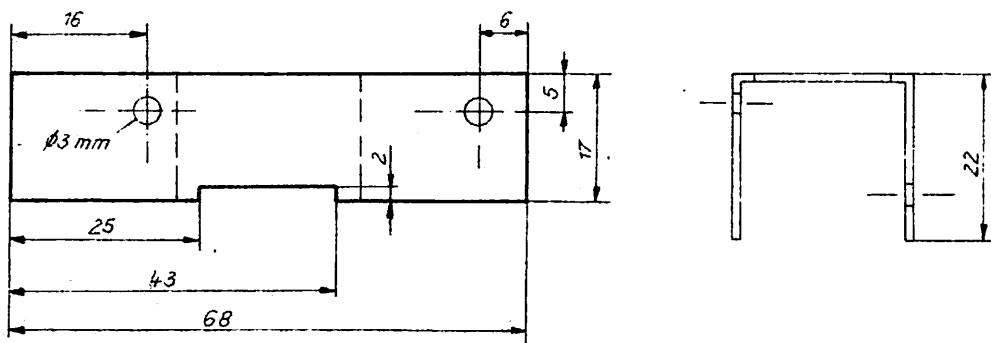
TGL 16565 Bl 2
Schalenkern
18 x 11 Al 1600
mit Armatur

- x durch Mittelbohrung
- Wicklungsanfang
- 5 Mittelanschluß



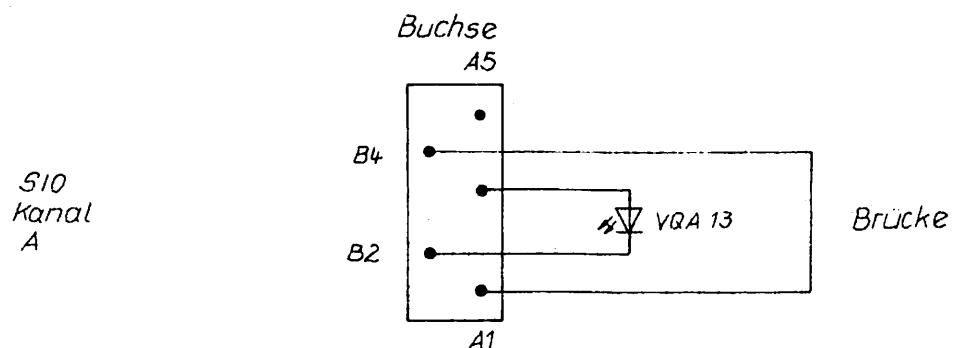
Anschlußbelegung (von unten)
M 2.1

NANO5 IFSS - Verteiler

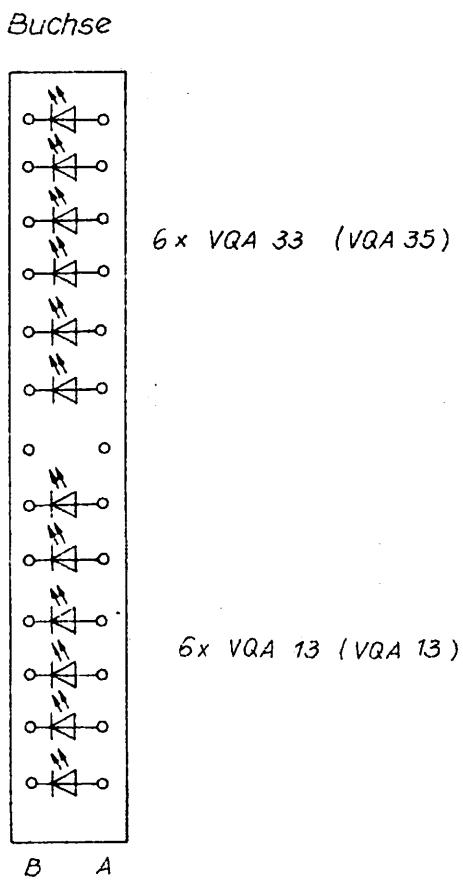


Material Alu 1mm

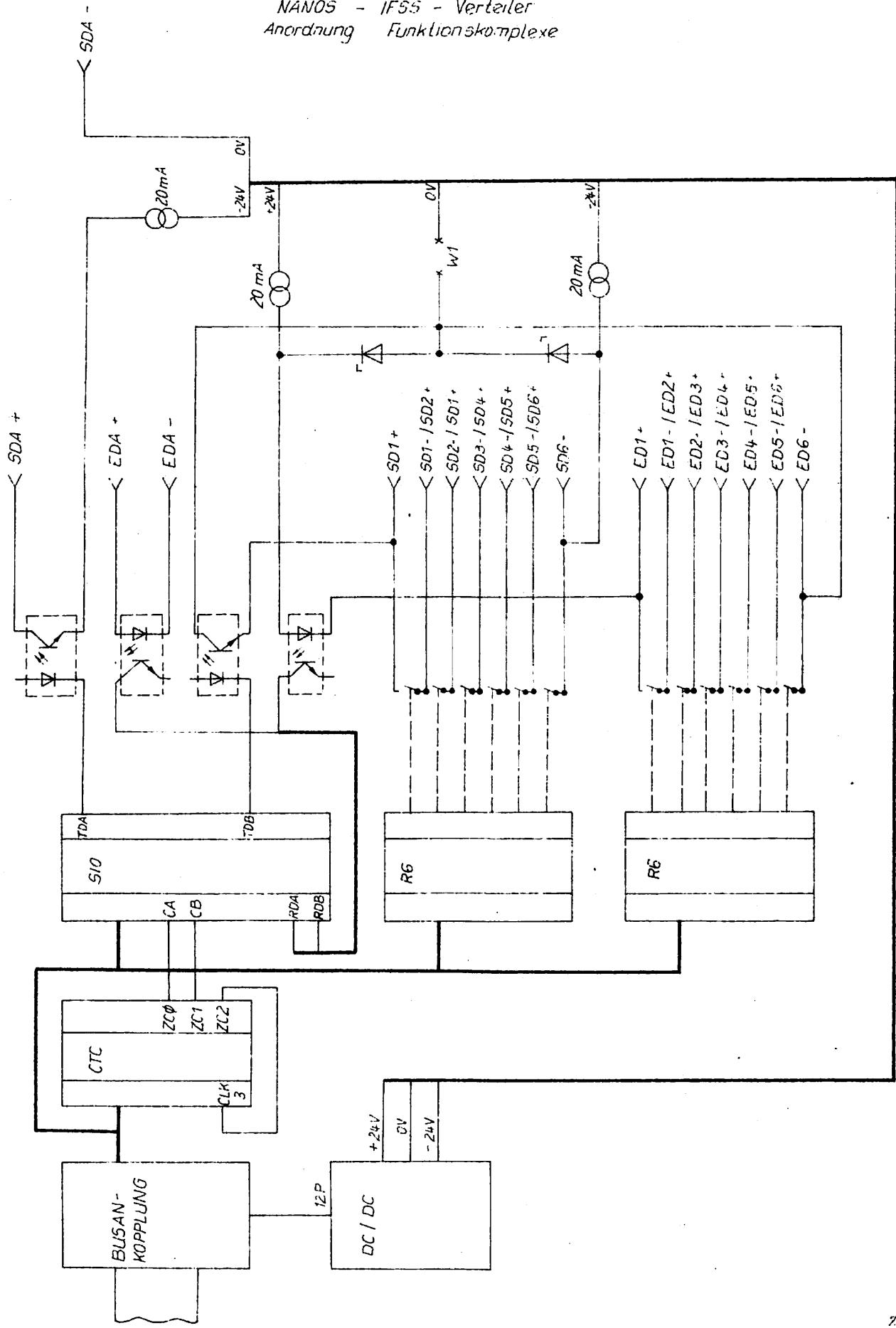
NANOS IFSS - Verteiler
Prüfsteckverbinder



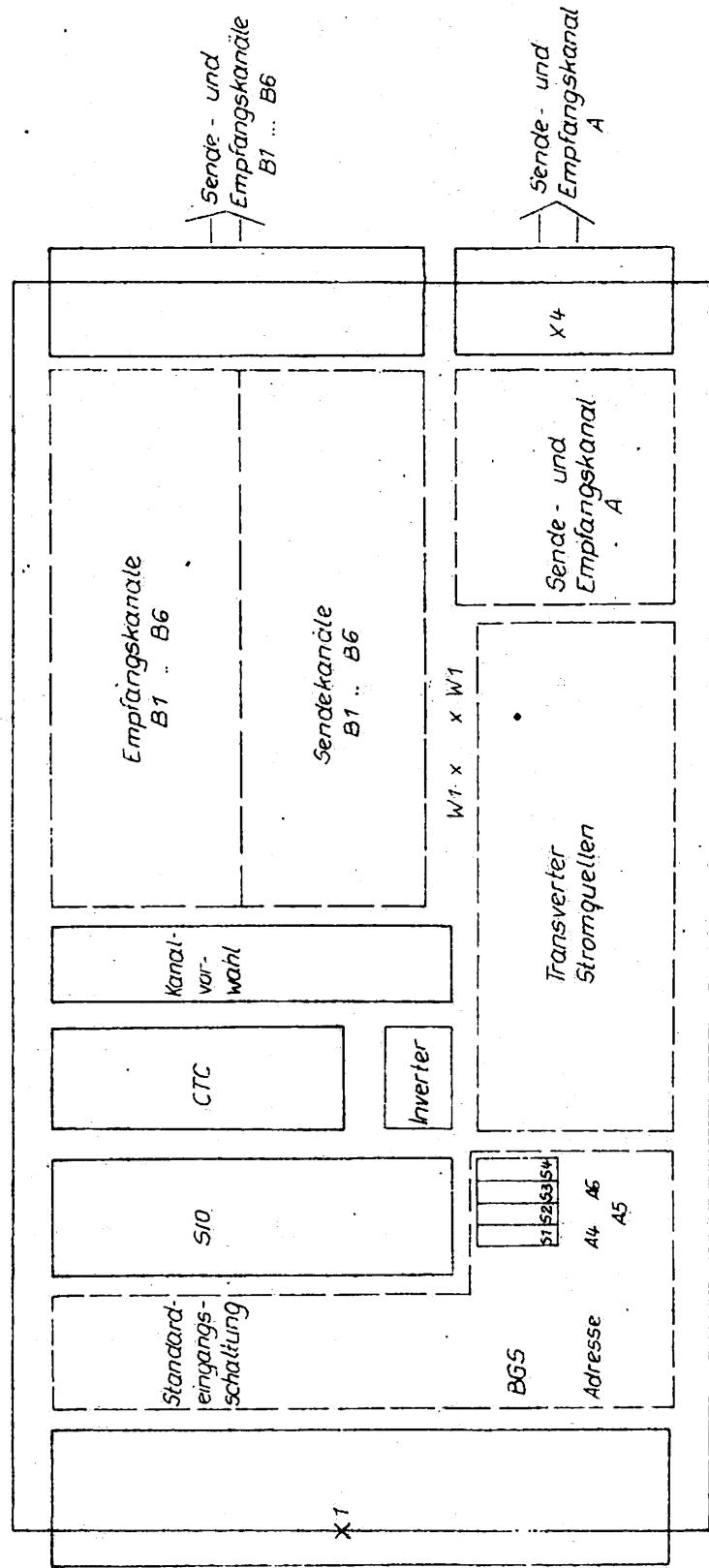
S10
Kanal
B



NANOS - IESS - Verteiler
Anordnung Funktionskomplexe



NANOS - IFSS - Verteiler
Anordnung Funktionskomplexe



K 1520 - BUS